

令和 2 年度  
山梨大学 大学院医工農学総合教育部 修士課程 工学専攻

## 入 学 試 験 問 題

No. 1/1

コース等	メカトロニクス工学 コース	試 験 科 目	デジタル回路
------	------------------	---------	--------

問 1 4 桁 (4 本) の 2 進数入力  $X_3X_2X_1X_0$  がある.  $X_3$  が最上位ビット,  $X_0$  が最下位ビット, つまり, 入力 [1010] は, 10 進数での 10 を表し, 入力 [0001] は, 10 進数の 1 を表す. 素数が入力された時に出力  $Z$  が 1 になる回路を作りたい. 以下の問いに答えよ (補足: 1 は素数とみなさない).

- (1) 素数検出回路のブロック図を描け. 素数検出器自身は素数検出器で表せ. 入力は  $X_i$  ( $i$  には適切な数字を記入), 出力は  $Z$  で表せ.
- (2) 解答用紙の真理値表を作成せよ.
- (3) (2) で求めた真理値表を利用して, 論理式を示せ.
- (4) (3) で求めた論理式をカルノー図を利用して簡単化し, 簡単化した論理式を示せ.
- (5) (4) で求めた論理式から, 解答用紙に示した PLA (Programmable Logic Array) を用いて素数検出器の回路を作成せよ.
- (6) (4) で簡単化した論理式を利用して NAND ゲートと NOR ゲートを利用して素数検出器の回路を作成せよ.